

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-066356  
 (43)Date of publication of application : 20. 04. 1983

(51) Int. Cl. H01L 29/08  
 H01L 29/72  
 H01L 29/74

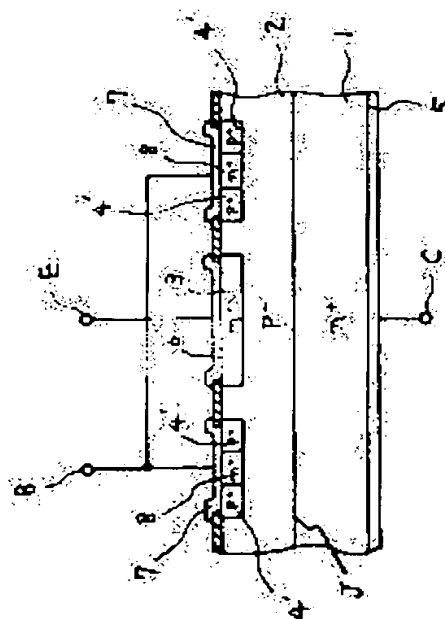
(21)Application number : 56-165282 (71)Applicant : ORIGIN ELECTRIC CO LTD  
 NIPPON TELEGR & TELEPH CORP  
 <NTT>  
 (22)Date of filing : 16. 10. 1981 (72)Inventor : MIZUSHIMA YOSHIHIKO  
 AMAMIYA YOSHIHITO  
 HASEGAWA YASUO  
 KAWAMATA TOSHIO  
 SAITO RYOJI

## (54) CONTROLLABLE SEMICONDUCTOR DEVICE

## (57) Abstract:

PURPOSE: To improve the arc extinguishing characteristic by a method wherein the first region supplying numerous carriers is provided on the first layer filling the role of control layer together with the second region provided to absorb minor carriers from the first layer while control electrodes spanning both regions are further provided.

CONSTITUTION: P- type base 2 is epitaxially grown on n+ type substrate 1 to form n+ emitter 3. Next p type first regions 4' are provided and n type impurity is doped on p- layer 2 then n+ type second regions 8 are provided within the range from p-n junction J made of layers 2 and 3 to diffusion length of minor carriers (electrons). Then control electrodes 7 spanning both regions 4' and 8 are provided. When the device is conductive with base B at positive potential to emitter E, p+ regions 4' supply p- layer 2 with numerous carriers from said control electrodes 7 side while p+ regions 4' and p- layer 2 substantially form potential barriers against the numerous carriers absorbing electrons without forming said barriers against the minor carriers. Therefore the arc extinguishing characteristic may be improved without accumulating the minor carriers.



## LEGAL STATUS

[Date of request for examination]  
 [Date of sending the examiner's  
 decision of rejection]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—66356

⑬ Int. Cl.<sup>3</sup>  
H 01 L 29/08  
29/72  
29/74

識別記号

庁内整理番号  
7514—5F  
7514—5F  
7738—5F

⑭ 公開 昭和58年(1983)4月20日  
発明の数 1  
審査請求 有

(全 4 頁)

⑮ 可制御型半導体装置

⑯ 特 願 昭56—165282

⑰ 出 願 昭56(1981)10月16日

⑱ 発 明 者 水島宜彦  
武蔵野市緑町3丁目9番11号日  
本電信電話公社武蔵野電気通信  
研究所内

⑲ 発 明 者 雨宮好仁  
武蔵野市緑町3丁目9番11号日  
本電信電話公社武蔵野電気通信  
研究所内

⑳ 発 明 者 長谷川泰男

小山市曉3丁目10番5号オリジ  
ン電気株式会社間々田工場内

㉑ 発 明 者 川俣敏夫

小山市曉3丁目10番5号オリジ  
ン電気株式会社間々田工場内

㉒ 発 明 者 斉藤亮治

東京都豊島区高田1丁目18番1  
号オリジン電気株式会社内

㉓ 出 願 人 オリジン電気株式会社

東京都豊島区高田1丁目18番1  
号

㉔ 出 願 人 日本電信電話公社

明 細 書

1. 発明の名称 可制御型半導体装置

2. 特許請求の範囲

複数の半導体層と、少なくとも2種類の主電極と1種類の制御電極とを備え、前記複数の半導体層の内の前記制御電極が形成された方1の半導体層の方1の半導体層に該方1の半導体層とは反対の導電型の方2の半導体層が形成され、かつ該方2の半導体層に前記主電極の一方が形成されてなる半導体装置において、前記方1の半導体層に該方1の半導体層に多数キャリアを供給する作用を行う方1の領域を形成すると共に、前記方2の半導体層から注入される前記方1の半導体層における少数キャリアの汲取作用を行う方2の領域を前記注入される少数キャリアの拡散距離内に形成し、前記方1の領域と方2の領域とを電気的に短絡する様にこれら方1、方2の領域に互つて前記制御電極を形成したことを特徴とする可制御半導体装置。

3. 発明の詳細な説明

本発明はトランジスタ或いはサイリスタのな

可制御半導体装置の改良に係る。

比較的高速度で動作する従来の電力用トランジスタを方1の図に従つて説明すると、比較的高い不純物濃度の $p^+$ 型の半導体層を与える基板1上にエピタキシャル成長法などにより形成された基板1の半導体層に比べて不純物濃度の低い方1の導電型、ここでは $p$ 導電型を有する方1の半導体層2と、この方1の半導体層2に形成された方1の半導体層2に比べて高不純物濃度でかつ導電型が反対の方2の半導体層3とを備えており、また方1の半導体層2には電極付けを行うための高不純物濃度の $p^+$ 型の領域4が形成されている。ここで半導体層1、2、及び3が夫々トランジスタのコレクタ層、ベース層、及びエミッタ層として作用することは明らかであり、またこれら半導体層1、3には夫々コレクタ電極、エミッタ電極として作用する主電極5、6が形成されており、方1の半導体層2の領域4にはベース電極として作用する制御電極7が形成されている。そして主電極5にはコレクタ端子Cが、主電極6にはエミッタ

端子Eが、及び制御電極7にはベース端子Bが接続されている。斯かる構造を有するトランジスタがエミッタ端子Eに対してベース端子Bを正極性とする電圧が印加されて導通状態にある場合、領域4とオ1の半導体層2との間にはこれらの不純物濃度の差によりオ2の半導体層2に比べて領域4を高電位とする電位障壁が形成される。この電位障壁は、制御電極7から領域4を介してオ1の半導体層2に供給される多数キャリアである正孔に対しては実質的に障壁として作用しないので、領域4は多数キャリアの供給作用を行うが、オ2の半導体層3、つまりエミッタ層からオ1の半導体層2、つまりベース層に注入された少数キャリアである電子に対しては前記電位障壁が実質的に障壁として作用するので、電子がオ1の半導体層2と領域4との境界に蓄積されてしまう。従つてこの様な従来のトランジスタはそのベース層2の少数キャリアの蓄積が低いとは言えず、ベース層における少数キャリアの蓄積が従来のトランジスタのターンオフ速度の高速化を阻んでいた。この

ことは、説明を省くが、サイリスタについても同様である。

本発明は従来の可制御半導体装置の前述の様な欠点を除去するために、制御半導体層として作用するオ1の半導体層にこの半導体層に多数キャリアを供給する作用を行うオ1の領域を形成すると共に前記オ1の半導体層に注入される少数キャリアの拡散長内に前記オ1の半導体層からの少数キャリアを吸収する作用をなすオ2の領域を前記オ1の半導体層に形成し、且つ前記オ1の領域とオ2の領域とに亘つて制御電極を形成することにより、前記オ1の半導体層における少数キャリアの蓄積を低減させ、これによつて可制御型半導体装置のターンオフ特性の向上をなしたことを特徴としている。

先ずオ2図によつて本発明によるトランジスタの一実施例を説明すると、オ1図のものに対応する部分については同一の符号で示しており、4'がオ1の半導体層2に多数キャリアである正孔を供給する作用をなし得るオ1の領域を示し、7がオ

2の半導体層3より注入されたオ1の半導体層2からの少数キャリアである電子を吸収する作用をなし得るオ2の領域を示している。

半導体基板1は例えば $2 \times 10^{18} \text{ atom cm}^{-3}$ 程度の不純物濃度と $200 \mu\text{m}$ 程度の厚さを有するn導電型のコレクタ層を与え、この半導体基板1上にエピタキシャル成長法によつて低い不純物濃度、例えば $1 \times 10^{16} \text{ atom cm}^{-3}$ 程度の不純物濃度のp導電型のオ1の半導体層2を $15 \sim 20 \mu\text{m}$ の厚さを有する様に形成する。このオ1の半導体層2はベース層となり、エミッタ層となるオ2の半導体層3はn導電型の不純物をドーブすることにより形成される。このオ2の半導体層3の不純物濃度はオ1の半導体層2に比べて高く、例えば $5 \times 10^{18} \text{ atom cm}^{-3}$ 程度である。オ1の領域4'はp導電型の不純物をオ1の半導体層2に $1 \mu\text{m}$ 乃至数 $\mu\text{m}$ の深さでドーブすることにより形成された $5 \times 10^{18} \text{ atom cm}^{-3}$ 程度以上の不純物濃度を有する $p^+$ 型の領域であり、オ2の領域8はn導電型の不純物をオ1の半導体層2に $1 \mu\text{m}$ 乃至数 $\mu\text{m}$ の深さでド

ープすることにより形成された $2 \times 10^{18} \text{ atom cm}^{-3}$ 程度以上の不純物濃度を有する領域であり、このオ2の領域8はオ1の半導体層2とオ2の半導体層3とにより形成されるp-n接合Jから少数キャリアである電子の拡散長以内の範囲に形成されている。そしてこれらオ1の領域4'とオ2の領域8とに亘つて制御電極7が形成されている。

斯かる構成のトランジスタが、そのベース端子Bとエミッタ端子E間にベース端子側を正極性とする電圧が印加されて導通状態にある場合、不純物濃度の差によりオ1の半導体層2とオ1の領域4'との間に形成される電位障壁はオ1の半導体層2からの少数キャリアである電子に対しては実質的に障壁として作用するが、制御電極7側からの多数キャリアである正孔に対しては実質的に障壁として作用しない。従つてオ1の領域4'は制御電極7側からオ1の半導体層2に多数キャリアを供給する作用をなす。

一方、オ1の半導体層2とオ2の領域8との間には、これらの導電型の違いと不純物濃度の差とに

よつて、才1の半導体層2と才1の領域4'とにより形成される電位障壁とは逆方向の電位障壁が形成される。この電位障壁は制御電極7側から才1の半導体層2に供給される多数キャリアに対しては実質的に障壁として作用するが、才2の半導体層3から才1の半導体層2に注入された少数キャリアである電子に対しては実質的に障壁として作用しない。従つてp-n接合Jから少数キャリアの拡散長内に位置せる才2の領域4'は才1の半導体層2における少数キャリアの吸収を行う作用をなす。

よつて所かる構造のトランジスタによれば、ベース層における少数キャリアの蓄積を低減することが出来るので、ターンオフ特性を向上できることが理解できよう。

次に才3図により本発明によるトランジスタの別の一実施例を説明する。

同図において才2図のものと対応する部分については同一の符号を付してあり、基本的にはp<sup>-</sup>型の才1の半導体層2とショットキ接合を形成す

る金属層9を備え、と共に前記実施例における才2の領域8に代えて前記ショットキ接合が形成された領域10を備えた点が、前記実施例と異なるだけである。

この領域10はp<sup>-</sup>型の才1の半導体層2とショットキ接合を形成する金属、例えばクロム或いはアルミニウムの金属層9を2000Å程度の厚さだけ才1の半導体層2に蒸着することにより得られるショットキ接合が形成された領域を示し、領域10は前記実施例における才2の領域8と同様に才2の半導体層3から注入された才1の半導体層2における少数キャリアである電子を吸収する作用を行う。

従つてこの実施例では領域10を才2の領域と云う。

尚、才3図において制御電極7は金属層10上に形成され、半導体基板1は高不純物濃度を有するn導電型の半導体層1b'と該半導体層に比べて不純物濃度の低いn導電型の半導体層1bとからなる。

次に才4図に示す本発明の一実施例は才2図に示した実施例において、半導体基板1として $1 \times 10^{15} \text{ atom cm}^{-3}$ 程度以下の不純物濃度のn導電型の半導体基板1を用い、その半導体基板1の金属電極5が形成される面に半導体基板1における多数キャリアの供給を行う作用をなすp<sup>+</sup>型の才3の領域11と少数キャリアの吸収を行う作用をなすp<sup>+</sup>型の才4の領域12とからなる電極付け用半導体層13を備えたことを特徴としている。

所かる構造のトランジスタは、高速度のスイッチングに適し、しかも順方向電圧降下の比較的小さい高耐圧の電力用トランジスタに適している。尚、同図において才2図のものと対応する部分については同一の符号で示している。

次に才5図は本発明による技術思想をサイリスタにおいて具体化した一実施例を示す図であり、前記才2図の実施例とはトランジスタ構造とサイリスタ構造との差異はあるものの、制御半導体層である才1の半導体層2に才2図に示した才1の領域4'に相当するp<sup>+</sup>型の才1の領域4'と才2の

領域8に相当するp<sup>+</sup>型の領域8とを備え、これら才1、才2の領域に且つてグート電極としての制御電極7を設けるといふ本発明の重要な構成要件については才2図の実施例と同じであり、才1の半導体層1における少数キャリアの蓄積を低減できる。

また図示していないが、才3図に示した実施例の様に才2の領域8を形成せずにその代りにショットキ接合(メタルシリサイドによる)を形成する構成としても良い。

以上述べた様に本発明によれば、制御半導体層における少数キャリアの蓄積を低減することが出来、よつてターンオフ特性の改善された可制御半導体装置を提供することが出来る。

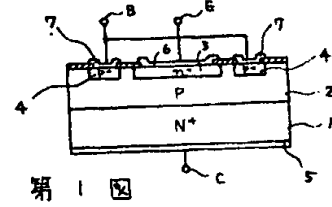
尚、以上の実施例において本発明の精神を逸脱しない範囲において導電型を反対にしたり、不純物濃度を変えたり、或いは他の種々な変更をなし得るであろう。

4. 図面の簡単な説明

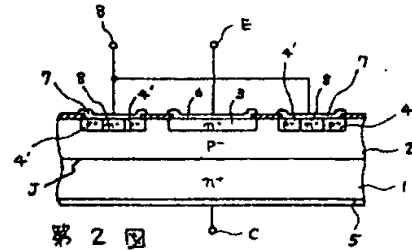
才1図は従来のトランジスタの略線的な縦断面を示す図、才2図乃至才4図は本発明によるトランジスタの実施例の一部分の略線的な縦断面を示す図、才5図は本発明による実施例の一部分の略線的な縦断面を示す図である。

- |                 |           |
|-----------------|-----------|
| 1…半導体基板         | 2…才1の半導体層 |
| 3…才2の半導体層       | 4…才1の傾坡   |
| 5, 6…主電極        | 7…制御電極    |
| 8, 10…才2の傾坡     | 9…金属層     |
| 11, 13…才3、才4の傾坡 |           |

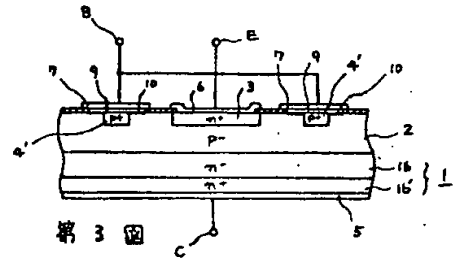
特許出願人      オリジン電気株式会社  
                     日本電信電話公社



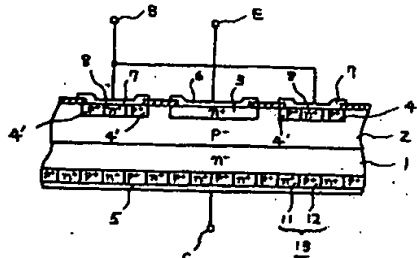
第1図



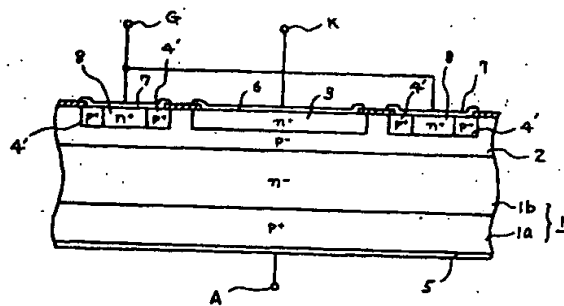
第2図



第3図



第4図



第5図